

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 05343721 A

(43) Date of publication of application: 24 . 12 . 93

(51) Int. Cl

H01L 31/04

(21) Application number: 04145404

(22) Date of filing: 05 . 06 . 92

(71) Applicant: HITACHI LTD

(72) Inventor: UCHIDA YOKO
MOCHIZUKI KAZUHIRO
BUSSHU TERUO
TANAKA YASUO
KETSUSAKO MITSUNORI

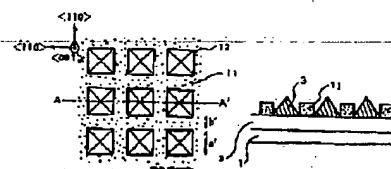
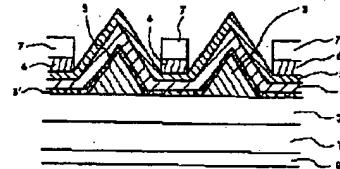
(54) PHOTOELECTRIC CONVERSION ELEMENT

COPYRIGHT: (C)1993,JPO&Japio

(57) Abstract:

PURPOSE: To enlarge the optical path length of a light absorption layer to optimize the utilization of applied light by forming pyramidal second semiconductor in regions free from mask materials.

CONSTITUTION: An n-type GaAs layer is formed on a high concentration n-type GaAs substrate 1. In this case the GaAs substrate uses the (001) plane. Then pyramidal dots are formed thereon. For the purpose, an SiO₂ film 11 is formed as mask for processing, and rectangular openings with their sides being of <110> and <-110> are formed by photolithography. Subsequently, the SiO₂ film 11 is removed, and an n-type GaAs layer 3', p-type GaAs layer 4, p-type AlGaAs layer 5 and high concentration doping p-type GaAs layer 6 are deposited in this order. Then the high concentration doping p-type GaAs layer 6 is removed from the pyramidal parts by photolithography to form a p-type electrode 7, and an n-type electrode 8 is formed on the rear face of the substrate. This makes it possible to enlarge the optical path length in the light absorption layer.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-343721

(43)公開日 平成5年(1993)12月24日

(51)Int.Cl.
H 01 L 31/04

識別記号
7376-4M
7376-4M

庁内整理番号
F I

H 01 L 31/04

技術表示箇所
E
A

審査請求 有 請求項の数6(全4頁)

(21)出願番号 特願平4-145404

(22)出願日 平成4年(1992)6月5日

(71)出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地

(72)発明者 内田 陽子
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 望月 和浩
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 物集 照夫
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(74)代理人 介理士 小川 勝男

最終頁に続く

(54)【発明の名称】光電変換素子

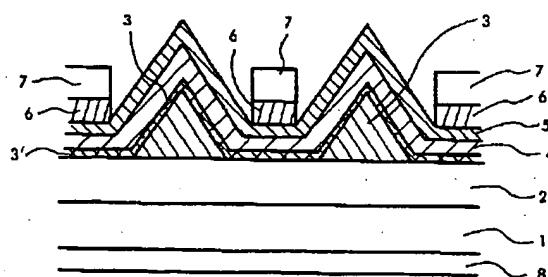
(57)【要約】

【目的】照射光を最大限に利用するために光吸収層での光路長を長くすることが可能でしかもその形成が簡単な構造の光電変換素子を提供すること。

【構成】上記目的は、第1の半導体上に形成した加工用マスクのマスク材料の存在していない領域に第2の半導体を形成することにより作製した光吸収層を有することを特徴とする光電変換素子とすることによって達成することができる。

【効果】上記構成とすることによって、素子作製時間を10~20%削減、結晶性を10~20%向上、光電変換効率を20~30%向上させることができる。

図 1



1

2

【特許請求の範囲】

【請求項1】第1の半導体上に形成した加工用マスクのマスク材料の存在していない領域にピラミッド状の第2の半導体を形成することにより作製した光吸収層を有することを特徴とする光電変換素子。

【請求項2】上記第1の半導体としてGaAs、AlGaAs、InGaAs、Siあるいはそれらの積層構造を用い、上記第2の半導体としてGaAs、AlGaAs、InGaAsあるいはそれらの積層構造を用いたことを特徴とする請求項1記載の光電変換素子。

【請求項3】上記加工用マスクとして酸化シリコン、窒化シリコン、アモルファスシリコンあるいはフッ化炭素のポリマーを用いたことを特徴とする請求項1及び2記載の光電変換素子。

【請求項4】上記半導体の形成方法として有機金属気相成長法を用いたことを特徴とする請求項1、2及び3項記載の光電変換素子。

【請求項5】上記光電変換素子が太陽電池であることを特徴とする請求項1～4記載の光電変換素子。

【請求項6】上記半導体として(100)面を用い、半導体の結晶軸<110>及び<-110>を各辺とする四角形の開口部を有する加工用マスクを用いて作製したことを特徴とする請求項1～5記載の光電変換素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は外部光を吸収して電気エネルギーに変換する光電変換素子に係り、特に、太陽光を利用した発電、光(X線及び電磁波を含む)検出素子を用いるセンサ等に用いられる光電変換素子に関する。

【0002】

【従来の技術】従来から、光電変換素子、特に太陽電池、においては、反射による損失を少なくし、変換効率を高めるために、断面ノコギリ刃状のコルゲート基板が利用されていた。例えば、GaAs太陽電池セルの場合も、アプライド・フィジックス・レターズ49巻(1986年)第945～947頁(*Appl. Phys. Lett.* 49 (1986) pp. 945-947)などに示されているように、断面ノコギリ刃状のGaAs表面を作製して太陽電池セルへの応用を行っていた。

【0003】また、このような構造の基板を作製する場合、通常は、平坦な基板をエッティング法によりノコギリ刃状に加工した後、結晶成長装置内に導入して光電変換層及び光吸収層の形成を行っていた。

【0004】

【発明が解決しようとする課題】しかしながら、上記従来技術においては、ノコギリ刃の加工形状は専らエッティング条件に依存し、条件設定に多大の時間を必要としていた。また、エッティングの際、化学エッティング法では表面上に不純物が残留し、また、ドライエッティング法ではダメージが発生し、その上に形成する半導体層の品質を

劣化させるという問題があった。

【0005】本発明の目的は、上記従来技術の有していた課題を解決して、照射光を最大限に利用するために光吸収層での光路長を長くすることが可能でしかもその形成が簡単な構造の光電変換素子を提供することにある。

【0006】

【課題を解決するための手段】上記目的は、第1の半導体上に形成した加工用マスクのマスク材料の存在していない領域にピラミッド状の第2の半導体を形成することにより作製した光吸収層を有することを特徴とする光電変換素子とすることによって達成することができる。

【0007】さらに特徴的には、(1)半導体とマスク材料との組合せによる結晶成長領域の選択性を利用して光吸収層を形成すること、(2)有機金属気相結晶成長法による成長領域の選択性を利用して光吸収層を形成すること、(3)結晶成長法によって結晶面での成長速度に異方性があることを利用して光を効率良く閉じ込める構造を形成することにある。

【0008】

【作用】上記の作用は下記の通りである。

【0009】(1)マスク上には結晶成長が行われないという結晶成長領域の選択性利用し、マスクの加工によりマスクの存在しない領域にのみ簡便に光吸収層を形成することができる。

【0010】(2)成長速度の異方性により半導体(001)面上に(111)A面、(111)B面を有するピラミッド型の光吸収層を形成することができる。

【0011】(3)光吸収層内部で多重反射が起り、吸収光を効率良く利用することができる。

【0012】なお、上記の構成とすることによって、エッティングのプロセスが不要となるため素子の作製時間を10～20%削減し、また、エッティングダメージによる結晶欠陥の発生がなくなるため結晶性が10～20%向上し、さらに、光路長の延長効果により光電変換効率を20～30%向上させることができる。

【0013】

【実施例】以下、本発明の光電変換素子の構成について、実施例によって具体的に説明する。

【0014】(実施例1)図1は本発明光電変換素子の一実施例のGaAsのpn接合を用いた光電変換素子の概略構成を示す断面図で、ピラミッド状の突起を有する基板上にn型GaAs層3'及びp型GaAs層4からなるpn接合を形成し、図の上部から入射した光をピラミッド内部で多重反射させることにより光電変換効率を上げさせるものである。

【0015】形成の手順を図2と併せて説明する。すなわち、まず、高濃度n型GaAs基板(ドーピング濃度 $2 \times 10^{18} \text{ cm}^{-3}$)1上にドーピング濃度 $2 \times 10^{17} \text{ cm}^{-3}$ のn型GaAs層2を3μmの厚さで形成した。この場合、GaAs基板は(001)面を使用した。次いで、この上にピラミ

ドット状ドットを形成した。まず、加工用マスクとしてSiO₂膜11を3000Åの厚さで形成し、フォトリソグラフィ法により<110>及び<-110>を辺とする四角形の開口部12を形成した。ここで、開口部の長さa、a'及び開口部間の間隔b、b'は入射光量あるいはSiO₂膜領域に形成される電極の比抵抗に応じて変えることができるものであるが、本実施例の場合には、a及びa'を50μm、b及びb'を10μmとした。上記で得られた試料を有機金属気相成長装置に導入してドーピング濃度2×10¹⁷cm⁻³のn型GaAsを成長させると、SiO₂膜上にはGaAsは成長せず、開口部12のみにピラミッド状のn型GaAs層3が形成された。

【0016】この後、SiO₂膜を除去し、n型GaAs(ドーピング濃度2×10¹⁷cm⁻³)層3'を数百Å、p型GaAs(ドーピング濃度4×10¹⁸cm⁻³)層4を5000Å、p型AlGaAs層5を300Å、高濃度ドーピングp型GaAs(ドーピング濃度2×10¹⁹cm⁻³)層6を1000Åの厚さで順次積層した。次いで、フォトリソグラフィ法によりピラミッド部の高濃度ドーピングp型GaAs層6を除去し、p型電極7を、また、基板裏面にn型電極8を図1に示すように形成した。

【0017】上記の手順によって形成したピラミッド形状は、図3に示すように、(111)A面及び(111)B面から成り立っており、入射光は内部で多重反射を繰り返すため、pn接合部で発生する電流量が倍増する。

【0018】なお、上記n型GaAs層1、2、3、3'をp型に、p型GaAs層4、6及びp型AlGaAs層5をn型に、p型電極7をn型に、n型電極8をp型にした場合にも同様の効果を得ることができる。

【0019】また、上記例においては加工用マスクの材料としてSiO₂を用いた場合について説明したが、加工用マスクの材料としてはSiO₂以外に窒化シリコン、アモルファスシリコンあるいはフッ化炭素のポリマーを用いることもできる。

【0020】(実施例2)図4に本発明光電変換素子の他の実施例の断面構成を示す。本実施例の場合には、実施例1の高濃度n型GaAs基板1の代りにn型Si基板(比抵抗0.5~2Ω·cm)31を用いた。ここで、Si基板は(001)面を使用した。基板31上にSiO₂膜を3000Åの厚さで形成し、フォトリソグラフィ法により<110>及び<-110>を辺とする四角の開口部を形成し、以下、実

施例1の場合と同様にして、光電変換素子を作製した。

【0021】この場合も実施例1の場合と同様の特性が得られた。

【0022】なお、本実施例の場合にも、n型Si基板31をp型に、n型GaAs層32、32'をp型に、p型GaAs層33及びp型AlGaAs層34をn型に、p型電極をn型に、n型電極37をp型にしても全く同様の効果が得られた。

【0023】

【発明の効果】以上述べてきたように、光電変換素子を本発明構成の光電変換素子とすることによって、従来技術の有していた課題を解決して、照射光を最大限に利用するため光吸収層での光路長を長くすることが可能な構造でしかもその形成が簡単な光電変換素子を提供することができた。

【0024】すなわち、光吸収層及び光電変換層がピラミッド構造をしているため、入射光が多重反射を繰り返して光路長が長くなり、光電変換が効果的に行われ、効率が20~30%向上した。また、その形成において、エッティング等のプロセスを追加しなくても形成できるので、簡便にしかも作製時間を10~20%削減することができる。なお、エッティングダメージによる結晶欠陥等の発生がないため、結晶性が10~20%向上する。

【図面の簡単な説明】

【図1】実施例1のGaAs光電変換素子の断面構成を示す図。

【図2】実施例1光電変換素子ピラミッド基板の構成を示す図。

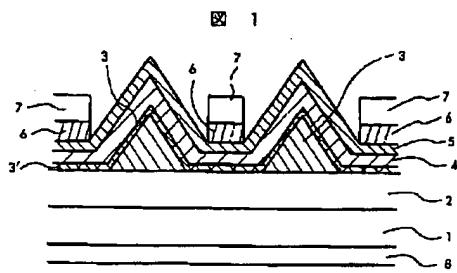
【図3】ピラミッド基板内部での入射光の多重反射の効果を説明するための図。

【図4】実施例2のSi基板を用いたGaAs光電変換素子の断面構成を示す図。

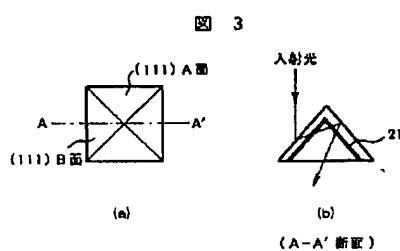
【符号の説明】

1…高濃度n型GaAs基板、2、3、3'…n型GaAs層、4…p型GaAs層、5…p型AlGaAs層、6…高濃度p型GaAs層、7…p型電極、8…n型電極、11…SiO₂膜、12…開口部、21…pn接合部、31…n型Si基板、32、32'…n型GaAs層、33…p型GaAs層、34…p型AlGaAs層、35…高濃度p型GaAs層、36…p型電極、37…n型電極。

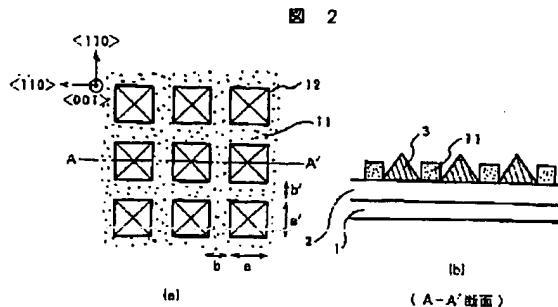
【図1】



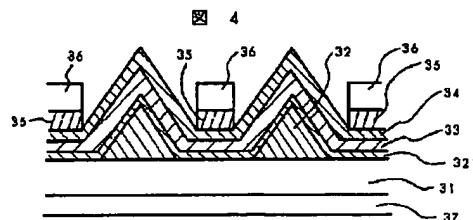
【図3】



【図2】



【図4】



フロントページの続き

(72)発明者 田中 靖夫

東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 藤迫 光紀

東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内